

Nro. ord.	Apellido y nombre	L.U.	#hojas

ORGANIZACIÓN DEL COMPUTADOR I -

Recuperatorio

Primer Cuatrimestre 2020

Ej.1	Ej.2	Ej.3	Nota

Corrector:

Aclaraciones

- Anote apellido, nombre, LU *todos* los archivos entregados.
- Cada ejercicio se califica con Muy Bien (MB), Bien (B), Regular (R) o Mal (M). La división de los ejercicios en incisos es meramente orientativa. Los ejercicios se califican globalmente.
- **Importante:** Justifique sus respuestas. Las soluciones a ejercicios de la práctica que se utilicen deben ser incluidas en el examen.
- El parcial se aprueba teniendo por lo menos con 2 ejercicios Bien, y 1 Regular.
- El link de entrega es: <https://bit.ly/recuOrga1>. Ante cualquier problema pueden subirlo también al campus.

Ejercicio 1 La PANDEMIC-20¹ es una máquina con arquitectura Von Neumann que opera con palabras de 16 *bits*, direccionable a byte y utiliza aritmética en complemento a 2. Posee además un registro acumulador (**AC**), 2 flags (**Z** y **N**) y el siguiente conjunto de instrucciones:

Instrucción	CodOp	Efecto
LDA Dir	0001	$AC \leftarrow [Dir]$
STA Dir	0010	$[Dir] \leftarrow AC$
SUM Dir	0011	$AC \leftarrow AC + [Dir]$
LDAI Cte	0100	$AC \leftarrow \text{ext}(Cte)$
SUMI Cte	0101	$AC \leftarrow AC + \text{ext}(Cte)$
NOR Dir	0110	$AC \leftarrow AC \text{ nor } [Dir]$
JZ Dir	0111	$PC \leftarrow Dir$, si $Z=1$
JNZ Dir	1000	$PC \leftarrow Dir$, si $Z=0$
JN Dir	1001	$PC \leftarrow Dir$, si $N=1$
JNN Dir	1010	$PC \leftarrow Dir$, si $N=0$
NEG Dir	1011	$AC \leftarrow \text{not}[Dir]$
HALT	0000	Parada de la máquina

El formato de instrucción es el siguiente:

4 bits	12 bits
Codop	Para la dirección, la constante o todos bits en 0 para HALT

En todos los casos, la referencia a PC corresponde al valor que tiene al ejecutar la instrucción, es decir, su valor se actualiza luego de ejecutarla. **ext()** se refiere a extender el signo hasta el tamaño adecuado.

Las únicas operaciones que afectan los flags son SUM, SUMI y NOR con su interpretación habitual. Los 12 bits menos significativos pueden representar una dirección de memoria o un dato según se indique en el operando de la instrucción.

a. Determinar:

- El tamaño del PC, del registro AC, la cantidad de direcciones de memoria y el tamaño máximo de la memoria. Justificar en base a los datos brindados.
- Si las siguientes codificaciones corresponden o no a una instrucción válida. Considerar que una instrucción inválida es una tira de bits que no codifica una instrucción que la máquina puede ejecutar: 0x29AC, 0xDC92, 0x8400, 0x0001

b. Responder:

- Para cada parte de la planilla de seguimiento de la máquina ORGA1, justificar si es necesaria o no dicha celda en una PANDEMIC-20. Detallar, de ser necesario, nuevas celdas a agregar para poder realizar el seguimiento.
- Según las decisiones tomadas en el punto anterior y utilizando la planilla de seguimiento de la ORGA1, realizar el seguimiento de la PANDEMIC-20 con la memoria presentada a continuación. Se sabe que los valores de PC y el AC inician en cero. La memoria comienza en cero, salvo en las posiciones que se indican:

¹Cualquier semejanza con la realidad actual es pura coincidencia.

0	+2	+4	+6
0x1010	0x5FE0	0x2001	0x8002

Ayuda: la planilla de la máquina ORGA1 se puede encontrar en:
<https://bit.ly/planilla0rga1>

Ejercicio 2

- a. Realice el camino de datos (*Datapath*) de una microarquitectura para la PANDEMIC-20 que soporte la ejecución de las instrucciones descritas. Recuerde indicar el tamaño de cada registro, de los buses internos y externos, las señales de cada componente, justificar la utilización de cada componente elegido y cada decisión tomada. Puede utilizar los siguientes componentes:

- Una única ALU que realice las operaciones *SUM*, *SUMI* y *NOR*.
- Un único controlador de memoria y un único incrementador que sume 2.
- Extensores de signo y un componente que devuelve siempre 0x0000.

Cualquier otro componente a utilizar deberá ser implementado e incluido en el examen.

- b. Escriba las microinstrucciones que debe ejecutar la máquina para realizar el fetch de una instrucción (sin incluir etapas posteriores del ciclo de instrucción).
- c. Escriba un microprograma que realiza la parte de ejecución del ciclo de instrucción de las siguientes instrucciones:

I. JNZ 0x000

II. NEG 0x010

Ejercicio 3 Cuenta la leyenda que cierto ascensor de Ciudad Universitaria ha sido automatizado utilizando la máquina ORGAII.

Un diagrama de estados del mismo se puede ver en la Figura 1.

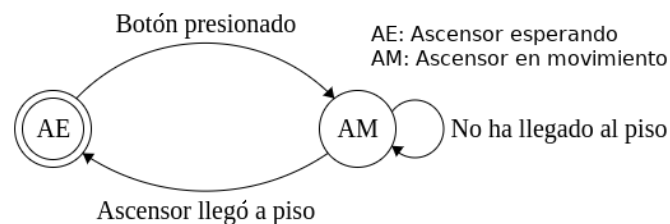


Figura 1: Diagrama de estados del ascensor.

Escribir: (a) el pseudo-código y, (b) el código assembler para controlarlo, teniendo en consideración lo siguiente:

- La cantidad de pisos a recorrer es 8 (incluyendo planta baja).
- El piso en donde se encuentra el ascensor se lee desde un registro de lectura mapeado a memoria en la dirección 0xFFF0.
- El ascensor se mueve automáticamente escribiendo en un registro de sólo escritura, mapeado a la posición 0xFFF1, el valor del piso de destino codificado en binario (ej: PB=0x0000, 7^{mo}=0x0007). Se detiene automáticamente cuando el piso donde se encuentra es igual al piso de destino.
- Cuando se presiona un botón un dispositivo envía una señal de interrupción.
- El número de botón presionado se lee de otro registro mapeado a la posición 0xFFF2. El comportamiento de los botones en la cabina y en los pisos correspondientes es idéntico.
Por ejemplo: subir al ascensor y presionar el 3 produce el mismo efecto que llamar al ascensor desde el 3^{er} piso; esto es, se envía una señal de interrupción y el registro pasa a contener el valor 3.
- Cuando el ascensor está en movimiento no se deben atender las pulsaciones de los botones.
- Cuando el ascensor está quieto y se presiona un botón, se debe mover al piso indicado correspondiente.